

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-026987

(43)Date of publication of application : 04.02.1994

(51)Int.Cl. G01M 11/00
G02F 1/13
G09F 9/00
G09G 3/36

(21)Application number : 03-206233 (71)Applicant : PHOTON DYNAMICS
INC

(22)Date of filing : 24.07.1991 (72)Inventor : HENLEY FRANCOIS
J

(30)Priority

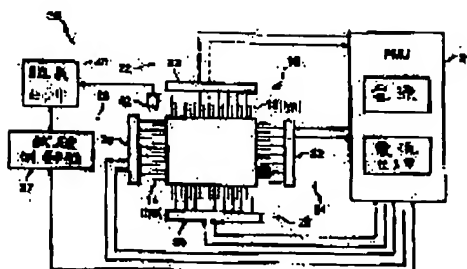
Priority	90 557257	Priority	24.07.1990	Priority	US
number :		date :		country :	

(54) METHOD AND APPARATUS FOR DECIDING POSITION OF CROSS SHORT-CIRCUIT DEFECT OF LCD PANEL

(57)Abstract:

PURPOSE: To test a large-sized LCD panel array with a short-circuit bar attached.

CONSTITUTION: Whether a short-circuit defect is present or not is decided to test an LCD panel, and whether the defect is not present or not (or when the defect is repaired), whether an open circuit defect is present or not or whether a pixel has a defect or not are decided. While current flows to short-circuit bars 28, 30, 32, 34 for short-circuiting together a plurality of drive lines 14 or a plurality of gate lines 16, the lines 14 and 16 are scanned by a magnetic pickup unit 42 to test the defect of the LCD panel 10. If the defect exists, current flows through the short-circuited region. As a



result, the corresponding magnetic field along the included line is generated. The place of the defect is identified as the intersection of the drive line and the gate line for generating the magnetic field of substantially the same strength is identified for the intersection short-circuit defect. A test signal is applied to the panel, and the resultant display pattern is checked to test the open circuit and the defect pixel of the panel.

LEGAL STATUS

[Date of request for examination] 15.07.1998

[Date of sending the examiner's decision of rejection] 05.03.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-26987

(43)公開日 平成6年(1994)2月4日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 M 11/00		T 8204-2G		
G 0 2 F 1/13	1 0 1	9315-2K		
G 0 9 F 9/00	3 5 2	6447-5G		
G 0 9 G 3/36		7319-5G		

審査請求 未請求 請求項の数7(全 6 頁)

(21)出願番号 特願平3-206233

(22)出願日 平成3年(1991)7月24日

(31)優先権主張番号 5 5 7, 2 5 7

(32)優先日 1990年7月24日

(33)優先権主張国 米国(U S)

(71)出願人 591044212

フォトン・ダイナミクス・インコーポレー
テッドアメリカ合衆国 95134 カリフォルニア
州・サン ホゼ・リバー オークス パー
クウェイ・641

(72)発明者 フランソワ・ジェイ・ヘンリイ

アメリカ合衆国 95030 カリフォルニア
州・ロス ガドス・スカイランド ロー
ド・24580

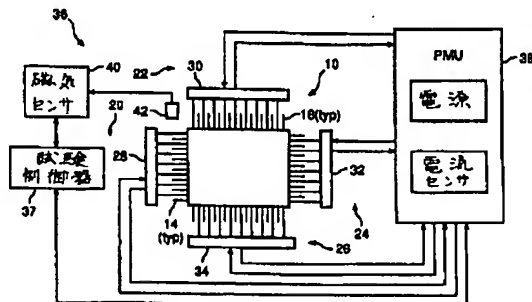
(74)代理人 弁理士 山川 政樹

(54)【発明の名称】 LCDパネルにおける交差短絡欠陥の位置を決定する方法および装置

(57)【要約】 (修正有)

【目的】 大型のLCDパネルアレイを短絡棒をつけた
まま試験することである。

【構成】 短絡欠陥が存在するか否かを判定することによりLCDパネル等を試験し、短絡欠陥が存在しないか(または短絡欠陥が修理されると)、開回路欠陥が存在するか、または画素に欠陥があるか否かを判定する。複数の駆動線14または複数のゲート線16を一緒に短絡する短絡棒28、30、32、34へ電流を流している間に、磁気ピックアップ装置42により駆動線14とゲート線16を走査することによりLCDパネル10の短絡欠陥を試験する。短絡欠陥が存在すると、短絡している領域を通して電流が流れる。その結果、含まれている線に沿って対応する磁界が発生される。交差短絡欠陥に対しては、ほぼ同じ強さの磁界を発生する駆動線とゲート線の交点として欠陥の場所が識別される。パネルに試験信号を加え、その結果としての表示パターンを調べることにより、パネルの開回路試験と欠陥画素を試験する。



1

【特許請求の範囲】

【請求項1】 第1の向きに向けられた複数の駆動線と、第1の向きに対して全体として直交する第2の向きに向けられて行／列交差を生ずる複数のゲート線とを有する液晶表示（LCD）パネルであって、パネルの第1の縁部に沿って終端する各駆動線は第1の短絡手段により一緒に短絡され、パネルの第2の縁部に沿って終端する各ゲート線は第2の短絡手段により一緒に短絡されるLCDパネルにおける交差短絡欠陥の位置を決定する方法において、

前記第1の短絡手段と前記第2の短絡手段の少なくとも1つの短絡手段へ信号を加える過程と、

前記少なくとも1つの短絡手段に終端する前記複数の線の各それぞれの線に対して、いずれかの線において磁界が発生されているかどうかを検出するために、前記各線を磁界検出手段により走査する過程と、を備え、磁界が発生するいずれかの線は短絡欠陥を有すると判断するLCDパネルにおける交差短絡欠陥の位置を決定する方法。

【請求項2】 請求項1記載の方法において、前記少なくとも1つの短絡手段以外の短絡手段に終端する前記複数の線の各線に対して、そのいずれかの線において磁界が発生されているかどうかを検出するために、前記各線の磁界検出手段により走査する過程を更に備え、磁界が発生するいずれかの線は短絡欠陥を有すると判断する交差短絡欠陥の位置を決定する方法。

【請求項3】 請求項2記載の方法において、各線に対する磁界の強さを比較する過程を更に備え、ほぼ同じ磁界の強さを持つ各線は少なくとも1つの共通の短絡欠陥中に含まれるものと判断する交差短絡欠陥の位置を決定する方法。

【請求項4】 第1の向きに向けられた複数の駆動線と、第1の向きに対して全体として直交する第2の向きに向けられて行／列交差を生ずる複数のゲート線とを有する液晶表示（LCD）パネルであって、パネルの第1の縁部に沿って終端する各駆動線は第1の短絡手段により一緒に短絡され、パネルの第2の縁部に沿って終端する各ゲート線は第2の短絡手段により一緒に短絡される、LCDパネルにおける交差短絡欠陥の位置を決定する方法において、

前記第1の短絡手段と前記第2の短絡手段の少なくとも1つの短絡手段へ信号を加える過程と、

前記少なくとも1つの短絡手段に終端する前記複数の線の各線に対して、いずれかの線において磁界が発生されているかどうかを検出するために、前記各線を磁界検出手段により走査する過程と、

信号を前記第1の短絡手段と前記第2の短絡手段へ加えて表示パターンを形成する過程と、を備え、磁界が発生するいずれかの線は短絡欠陥を有し、前記表示パターンと予測される表示パターンとの間の違いはパネルの欠陥

2

により引き起こされると判断するLCDを試験する方法。

【請求項5】 請求項4記載の方法において、各前記1本の線に対する磁界の強さを比較する過程を更に備え、ほぼ同じ磁界の強さを持つ各前記1本の線は少なくとも1つの共通の短絡欠陥中に含まれるものと判断されるLCDを試験する方法。

【請求項6】 第1の向きに向けられた複数の駆動線と、第1の向きに対して全体として直交する第2の向きに向けられて行／列交差を生ずる複数のゲート線とを有するLCDパネルを試験する装置において、パネルの第1の縁部に沿って終端する各駆動線を一緒に短絡する第1の手段と、

パネルの第2の縁部に沿って終端する各ゲート線を一緒に短絡する第2の手段と、

前記第1の短絡手段と前記第2の短絡手段の少なくとも1つの短絡手段へ信号を加える手段と、

前記いずれかの線により発生された磁界の強さを検出するための手段を備え、複数の駆動線と複数のゲート線の各線を走査する手段と、を備え、磁界が発生するいずれかの前記1本の線は短絡欠陥を有すると判断するLCDパネルを試験する装置。

【請求項7】 請求項6記載の装置において、各前記各線に対する磁界の強さを比較する手段を更に備え、ほぼ同じ磁界強さを有する各前記1本の線は少なくとも1つの共通の短絡欠陥中に含まれていると判断するLCDパネルを試験する装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、液晶表示（LCD）パネルアレイの試験に関するものであり、更に詳しくいえば、磁気ピックアップ装置によりパネルアレイを走査し、加えられた試験サイクルの結果として生じた表示パターンにより回路開放欠陥と欠陥のある画素を検出するような、LCDパネルアレイを試験する方法および装置に関するものである。

【0002】

【従来の技術】LCDパネルは典型的には、能動板と接地板の間に挟まれた液晶物質で形成される。能動板と接地板の間には分極器と、着色フィルタと、スペーサも含まれる。製造中に、1枚にガラス板上に多数の能動板が形成される。能動板を形成すべきガラス板の各区域に駆動線と、ゲート線および駆動素子が形成される。典型的には、駆動素子として薄膜トランジスタが用いられる。

【0003】各能動板の4つの各縁部に静電放電（ESD）短絡棒が設けられる。ESD短絡棒は、それぞれの縁部に終端する全ての駆動線または全てのゲート線を短絡する。指を組んだ形のパネルに対しては、駆動線は向き合う2つの縁部に終端し、ゲート線は他の2つの縁部に終端させられる。したがって、パネルの1つの縁部に

対して1本の短絡棒、合計4本の短絡棒が含まれる。

【0004】LCDパネルの切断用の線引きと、最後の装着とを行うまでに、静電気の帯電を避けるようにESD短絡棒はパネルに取り付けられたままである。短絡棒その他の接地手段からパネルを長い間離しておく、静電気が帯電して、パネルの能動回路に損傷を与え、欠陥のあるLCDパネルにする。したがって、ESD短絡棒を所定の場所に設けたままのLCDパネルアレイを試験する方法が必要となる。

【0005】ここで図1を参照する。典型的な能動マトリックスLCDパネルセグメント10が画素12のアレイで構成されている様子が示されている。適切な駆動線14とゲート線16を同時にアドレッシングすることにより各画素12は起動させられる。各画素12に駆動素子18が組合わされる。駆動線14と、ゲート線16と、画素12と、画素駆動素子18とがリソグラフ法またはそれに類似の方法により透明ガラス製の「能動」板の上に付着される。画素密度が高く、駆動線とゲート線が極めて接近し、かつ画素駆動素子の形成が複雑であるために、製造中に欠陥が生ずる確率が高い。

【0006】高密度LCDパネルを試験する従来の方法は、パネルアレイ内の個々の各行/列交差への接続と試験を必要とする接触試験法を含む。高密度に配置されている多数の画素素子の間で確実に接触させるためには進歩したプロービング技術が必要とする。そのような試験法は時間がかかり、誤りを生じやすい。画素の数が640×480個であるLCDパネルアレイの場合には、典型的な試験サイクルは約30000個所の接続場所を必要とし、試験の実行に約2時間を要する。必要ではあるが、試験時間と、試験に要する費用は、大きいLCDパネルアレイが商業的な成功を制約する要因である。より高速で、効率的な試験法が試験の費用を低減するために必要であり、それにより、CRTおよびその他の種類の表示装置と競合するようにLCDパネルの製造コストを低減する。

【0007】

【発明が解決しようとする課題】したがって、直接的な個々の電氣的接続を必要とせず、必要な接続だけを行って大型のLCDパネルアレイを試験できることが望ましい。

【0008】

【課題を解決するための手段】本発明によれば、短絡欠陥の有無をまず判定し、もし短絡欠陥が存在しなければ、(または短絡欠陥が修理されたならば)、開回路欠陥が存在するか、あるいは欠陥のある画素が存在するかを判定することによりLCDパネル等を試験する。本発明は短絡欠陥が存在するかどうかを調べるために各短絡棒へ電流信号を加えることによってLCDパネルが試験される。短絡が存在しなければ、電流の流れは検出されない。短絡が存在するものとすると、1本または複数の

短絡棒において電流の流れが検出される。

【0009】また本発明は、LCDパネルの駆動線とゲート線を磁気ピックアップ装置で走査している間に、電流信号を短絡棒へ供給することにより、短絡欠陥を持つ各駆動線と各ゲート線を区別する。短絡欠陥が存在すると、短絡している線の間に電流が流れる。電流が流れた結果として、電流が流れている線の周囲にその電流に対応する磁界が発生される。したがって、磁界が検出されると、短絡欠陥が存在することになる。LCDパネルの周縁部に終端する駆動線とゲート線は約75~376ミクロン(約3~5ミル)隔てられているから、高感度の磁気ピックアップがそこに含まれている線を識別できる。交差短絡欠陥の場合には、磁界をおのおの生ずる駆動線とゲート線の交差として欠陥場所が識別される。短絡欠陥試験が成功裏に終わると(たとえば、短絡欠陥が無い)、そのLCDパネルに対して開回路試験と画素試験を行う。短絡欠陥試験で短絡欠陥が発見されると、そのLCDパネルを修理するか、廃棄する。

【0010】本発明はさらに、各短絡棒の接触部においてLCDパネルに試験信号を供給することにより、LCDパネルの開回路欠陥試験と画素試験を行う。試験信号に応じて生ずる結果の表示を基にして、起動させられることが予測されていたのに起動されなかった画素は欠陥である、すなわち、開回路領域内にあると判定される。開回路領域は開回路欠陥をこえる全ての画素を含む。その結果として、開回路欠陥をこえる全ての画素は試験信号を受けない。典型的な欠陥状態の下にある結果としての表示装置の検査により、開回路欠陥または欠陥のある画素を分離できるようにされる。

【0011】

【実施例】

パネルの構成

いくつかの画素回路素子12を含んでいるLCDパネル10の断面図が示されている図1を参照する。各画素回路素子12に駆動線14とゲート線16が組合わされる。指を組合わせたような形のパネルの場所には、1本おきの駆動線がパネルの1つの境界20に沿って終端させられ、他の駆動線が前記境界20に平行に向き合う境界24(図2)に終端させられる。同様に、1本おきのゲート線16が、駆動線のパネル境界20と24に近接して、それらの境界に全体として直交する1つの境界22に並んで終端させられ、他のゲート線16が、駆動線のパネル境界20と24に近接して、それらの境界に全体として直交し、前記境界26に平行に近接する別の境界26に並んで終端させられる。

【0012】LCDパネル10の試験中は、静電放電短絡棒が存在する。図1~4に示されているように、指を組んだ形のLCDパネルに対して4本の短絡棒28、30、32、34が存在する。1本の短絡棒がパネル10の各縁部に設けられる。短絡棒28は、縁部20に終端

する駆動線14を短絡する。短絡棒30は、縁部22に
終端するゲート線16を短絡する。短絡棒32は、縁部
24に終端する駆動線14を短絡する。短絡棒34は、
縁部26に終端するゲート線16を短絡する。

【0013】パネルの欠陥

高密度パネルの最も一般的な欠陥は、列ゲート線と行駆
動線の間の交差短絡欠陥であることが認められている。
とくに、交差短絡欠陥は、駆動トランジスタのゲートと
ソースの間またはゲートとドレインの間に最も起こりや
すい。隣接する列線の間または隣接する行線の間は短絡
欠陥の発生はより少ない。というのは、隣接する列線ま
たは行線の間には画素が配置されるからである。また、開
回路欠陥は製造される5枚のパネルのうちほぼ1枚だけ
に起こることが判明している。1枚のパネルに2箇所ま
たはそれ以上の開回路欠陥が存在することはありそうに
ない。この試験法は、迅速かつ効率的な方法とするため
にそれらの欠陥の諸特性を利用する。

【0014】試験装置の構成

図2に示すように、本発明の一実施例による試験構成3
6はLCDパネル10と、試験制御器37と、通常の精
密試験装置(PMU)38と、磁気ピックアップ装置42を
含む磁界センサ40とを含む。制御器37と、PMU3
8と、磁界センサ40との動作は、短絡試験手順および
開回路/画素試験手順の一部として以下に説明する。

【0015】短絡試験手順

LCDパネル10における短絡欠陥を検出するための試
験構成36が示されている図2を参照する。LCDパネ
ル10に短絡欠陥が存在するかどうかを検出するた
めに、電流信号がPMU38により各短絡棒28、30、
32、34へ加えられ、その間に短絡棒28、30、3
2、34をモニタする。あるいは、各短絡棒へ電流信号
を順次加え、その間に残りの短絡棒をモニタすること
もできる。たとえば、短絡棒28が電流信号を受けてい
る間に短絡棒30、32、34がPMU38によりモニタ
される。PMU38の電流センサが、駆動線14とゲ
ート線16に電流が流れているかどうかを検出する短絡棒
28、30、32、34のいずれにも電流が流れていな
いことが電流センサ38により検出されると、LCDパ
ネル10には短絡欠陥がなく、次に開回路欠陥と画素試
験手順の欠陥についての試験を行う。短絡棒のいずれか
1本に電流が流れていることが検出されると、その短絡
棒に終端している駆動線またはゲート線の間に短絡欠陥
が存在することになる。

【0016】LCDパネルに少なくとも1つの短絡欠陥
が存在することが判明すると、短絡欠陥のある駆動線と
ゲート線の少なくとも一方を分離するために、試験制御
器37は含まれている短絡棒28、30、32、34の
1本に電流信号を加えることをPMU38へ合図する。
短絡棒にその電流信号が加えられている間に、制御器3
7はLCDパネル10の含まれている各短絡棒が取りつ

けられている各縁部20、22、24、26における駆
動線14とゲート線16を走査することを磁界センサ4
0に合図する。磁界センサ40は、駆動線14とゲ
ート線16を走査する磁気ピックアップ装置42を含む。磁
界を生じている各駆動線14と各ゲート線16のそれぞ
れの位置を決定するために、検出された磁界の強さと磁
気ピックアップ装置42の位置が制御器37へ帰還され
る。

【0017】電流が流れていることが以前に判明してい
る各短絡棒28、30、32、34を、電流信号を加え
ることにより試験し、その試験中に磁気ピックアップ装
置42が駆動線14とゲート線16を走査する。たと
えば、短絡棒30と32に電流が流れていることが判明し
たとすると、短絡棒30が電流信号を受けている間に、
その短絡棒30へ結合されている駆動線14と、短絡棒
32に結合されているゲート線16を磁気ピックアップ
装置42が走査する。駆動線14とゲート線16の典型
的な幅は1ミクロン以下で、それらの線の間隔は75～
375ミクロンであるから、高感度の磁気ピックアップ
装置42は電流が流れている各駆動線14と各ゲート線
16を分離する。

【0018】次に、点44と46に実線の短絡欠陥があ
る欠陥LCDパネル10が示されている図3を参照す
る。点44は駆動線14aとゲート線16bの間に交差
短絡欠陥を含む。点46は駆動線14cとゲート線16
dの間に交差短絡欠陥を含む。点44にだけ交差短絡欠
陥が存在するものとする、磁気ピックアップ装置42
による走査によって駆動線14aとゲート線16bだけ
が磁界を発生しているものとして検出される。その状況
においてはただ1箇所の短絡欠陥が存在するから、短絡
欠陥の場所は識別された駆動線14aとゲート線16b
との交差点であると容易に決定される。

【0019】図3に示すように2箇所の短絡欠陥が点4
4と46に存在する場合には、駆動線14aと14cお
よびゲート線16bと16dが短絡している線として識
別される。その結果として、駆動線14aと14cおよ
びゲート線16bと16dの間の4箇所の交点が交差短
絡欠陥箇所として識別される。このようにして実際の短
絡欠陥箇所44と46が識別され、それに加えて仮想短
絡欠陥48、50も識別される。仮想短絡欠陥は実際の
欠陥ではない。

【0020】短絡というのは電気的に分離されていると
考えられている線の間を導電路として特徴づけられる。
したがって、短絡点は含まれている線を橋絡する導電物
質を含む。その導電物質の導電度は電流を流すような値
である。短絡の程度は導電物質の抵抗値、したがって電
流の値と磁界の強さを決定する。したがって、短絡の程
度に変化する短絡の結果として、その変化に対応して電
流の値と磁界の強さが変化することになる。

【0021】短絡欠陥44と48の短絡の程度が異なる

と、その結果として流れる電流の値が異なる。その結果、駆動線14aとゲート線16bにおける磁界の強さは、駆動線14cとゲート線16dにおける磁界の強さとは異なる。試験制御器37は各線14a、14c、16b、16dにおける磁界の強さを比較して、どれがほぼ同じ磁界の強さを有するかを判定する。ほぼ同じ磁界の強さを有する線は、少なくとも1つの共通の交差短絡欠陥に含まれる線であるとして一致させられる。したがって、短絡欠陥44と46は仮想短絡欠陥48、50から分離でき、短絡欠陥として識別できる。結果としての磁界の強さが大きく異なる場合には、4つの各短絡欠陥44～50は交差短絡欠陥として識別される。

【0022】開回路／画素試験手順

LCDパネルが開回路欠陥また悪い画素を有するかどうかを識別するために、短絡棒28、30、32、34へ信号が加えられる。それらの信号は全て「1」、全て「0」または「1」と「0」の組合わせとすることができる。試験信号が全部「1」の場合には、欠陥のないLCDパネル10は、全ての画素が起動させられて、通常のスイッチングを行う表示装置を表示する。いずれかの画素が起動されないとすると、開回路欠陥すなわち欠陥画素が存在する。たとえば、ただ1つの画素が起動しなかったとすると、その画素は欠陥画素である。多数の画素が起動しなかったとすると、表示パターンに応じて、開回路欠陥が存在する、すなわち、多数の悪い画素が存在することになる。

【0023】開回路欠陥は起動しない画素の線部分により認識できる。図に示すように駆動線14eに開回路欠陥52が存在すると、その開回路欠陥52の右側画素は駆動線14eを介して信号を受けることができない。したがって、その画素は起動しない。開回路欠陥のある線とその開回路欠陥の場所に応じて、表示パターンは起動しない画素の部分的な列および部分的な行を有する。5枚のパネル当たりただ1個所の開回路欠陥の割合で開回

* 路欠陥が生ずることが判明すると、最初の欠陥を有する列または行の起動しない部分に別の開回路欠陥が生ずる確率は高くない。

【0024】短絡棒28、30、32、34に試験信号の試験サイクルを加えることにより、画素のゴーストを含めて、種々の欠陥について画素を試験できる。たとえば、複数のゲート線16へ結合されている短絡棒28と、複数のゲート線16へ結合されている短絡棒30へ試験信号を加え、それから短絡棒30へ加えられている信号を除去することにより、起動している各画素に対してゲートからドレインへの画素短絡を検出できる。

【0025】

【発明の効果】以上のように本発明によれば、短絡棒をつけたままでLCDパネルを検査することができる。

【図面の簡単な説明】

【図1】LCDパネルアレイの一部を示すブロック図である。

【図2】本発明の一実施例に従って図1のLCDパネルを試験する試験構成のブロック図である。

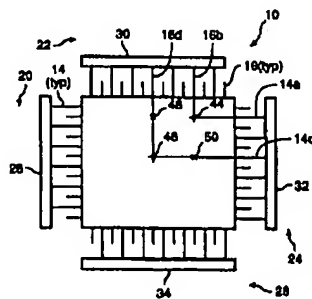
【図3】交差短絡欠陥を示す図1のLCDパネルアレイのブロック図である。

【図4】開回路欠陥を示す図1のLCDパネルのブロック図である。

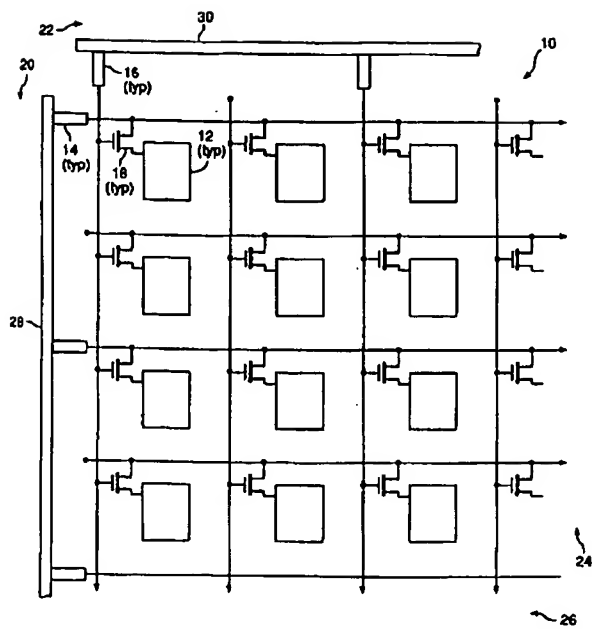
【符号の説明】

- 10 LCDパネル
- 12 画素回路素子
- 14 駆動線
- 16 ゲート線
- 28、30、32、34 短絡棒
- 37 試験制御器
- 38 測定器
- 40 磁界センサ
- 42 磁気ピックアップ装置

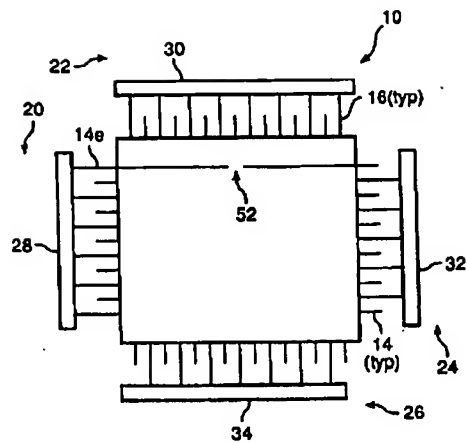
【図3】



【図1】



【図4】



【図2】

